

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 62-264717

(43)Date of publication of application : 17.11.1987

(51)Int.Cl.

H03K 3/84

(21)Application number : 61-107977

(71)Applicant : JAPAN SPECTROSCOPIC CO

(22)Date of filing : 12.05.1986

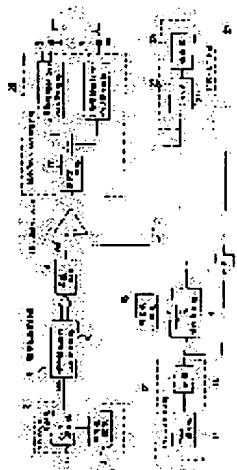
(72)Inventor : IWATA TETSUO

## (54) PSEUDO PHOTON PULSE GENERATOR

## (57)Abstract:

PURPOSE: To easily generate a random pulse train according to the poisson distribution by controlling a pseudo photon pulse generating means based on a comparison output between a pseudo random number analog output and a function signal.

CONSTITUTION: A pseudo random number generating means 4 generates a pseudo random number synchronously with a clock output of a clock pulse generating means 2 and its output is converted into an analog signal by a high speed DAC 8. On the other hand, a function generator 14 outputs a predetermined function waveform synchronously with a trigger output of a trigger pulse generating means 12. A comparator 16 compares level of two signals and outputs a binary signal in response to the result of comparison. The pseudo photon pulse generating means 29 outputs a pseudo photon pulse having a narrow width synchronously with the leading or trailing of the comparator 16. The output waveform of the function generator 14 is set similar to the pulse generating state of a photon pulse obtained from an actual photomultiplier.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

BEST AVAILABLE COPY

**THIS PAGE BLANK (USPTO)**

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A)

昭62-264717

⑬ Int.Cl.<sup>4</sup>

H 03 K 3/84

識別記号

庁内整理番号

8626-5J

⑭ 公開 昭和62年(1987)11月17日

審査請求 未請求 発明の数 2 (全12頁)

⑮ 発明の名称 疑似フォトンパルス発生装置

⑯ 特 願 昭61-107977

⑰ 出 願 昭61(1986)5月12日

⑱ 発 明 者 岩 田 哲 郎 八王子市石川町2967番地の5 日本分光工業株式会社内  
⑲ 出 願 人 日本分光工業株式会社 八王子市石川町2967番地の5  
⑳ 代 理 人 弁理士 豊田 武久 外1名

明 細 書

1. 発明の名称

疑似フォトンパルス発生装置

2. 特許請求の範囲

(1) クロックパルス発生手段と;

そのクロックパルス発生手段からのクロックパルスに同期して疑似乱数を発生する疑似乱数発生手段と;

前記疑似乱数発生手段のワード出力をアナログ信号に変換するためのD/Aコンバータと;

前記クロックパルスの周期より長い周期のトリガパルスが発生するトリガパルス発生手段と;

そのトリガパルスに同期して予め定めた関数波形で周期的に変化する信号を出力する関数発生器と;

前記D/Aコンバータの出力信号と関数発生器の出力信号とを比較してその比較信号を出力するコンパレータと;

そのコンパレータの出力信号の立上りもしくは立下りに同期して、おおよび/またはそのコンパレ

ータの出力信号の立上りもしくは立下りに対し一定の遅れをもって、幅の狭い疑似フォトンパルスが発生する疑似フォトンパルス発生手段;

とを有してなることを特徴とする疑似フォトンパルス発生装置。

(2) 前記クロックパルス発生手段が、周波数を選択可能に構成されている特許請求の範囲第1項記載の疑似フォトンパルス発生装置。

(3) 前記関数発生器が、関数波形の時定数を可変に構成されている特許請求の範囲第1項記載の疑似フォトンパルス発生装置。

(4) 前記疑似フォトンパルス発生手段が、正極性の疑似フォトンパルスと負極性の疑似フォトンパルスとの両者が発生させ得るように構成されている特許請求の範囲第1項記載の疑似フォトンパルス発生装置。

(5) 前記疑似フォトンパルス発生手段が、前記コンパレータの出力が加えられる単安定回路と、その単安定回路の出力信号パルスの立上りによりトリガされて第1の極性の疑似フォトンパルスを

発生する回路と、単安定回路の出力信号パルスの立下りによりトリガされて第2の極性の疑似フォトンパルスを発生する回路とによって構成されている特許請求の範囲第1項記載の疑似フォトンパルス発生装置。

(6) 前記疑似フォトンパルス発生手段に、その疑似フォトンパルスの発生数を単位時間ごとに計数して表示するための計数・表示手段が接続されている特許請求の範囲第1項記載の疑似フォトンパルス発生装置。

(7) クロックパルス発生手段と；

そのクロックパルス発生手段からのクロックパルスに同期して第1の疑似乱数を発生する第1の疑似乱数発生手段と；

前記クロックパルス発生手段からのクロックパルスに同期して第2の疑似乱数を発生する第2の疑似乱数発生手段と；

前記第1の疑似乱数発生手段のワード出力をアナログ信号に変換する第1のD/Aコンバータと；

前記第2の疑似乱数発生手段のワード出力をア

ナログ信号に変換する第2のD/Aコンバータと；

前記第1の単安定回路の出力信号と第2の単安定回路の出力信号とのうち少なくとも一方の信号の立下りがあった時にその立下りによりトリガされて幅の狭い第2の極性の疑似フォトンパルスを発生する第2の疑似フォトンパルス発生回路；

とを有してなることを特徴とする疑似フォトンパルス発生装置。

(8) 前記クロックパルス発生手段が、周波数を選択可能に構成されている特許請求の範囲第7項記載の疑似フォトンパルス発生装置。

(9) 前記関数発生器が、関数波形の時定数を可変に構成されている特許請求の範囲第7項記載の疑似フォトンパルス発生装置。

(10) 前記第1の単安定回路の出力パルスと第2の単安定回路の出力パルスとを、単位時間ごとに計数・加算して表示する計数・表示手段が設けられている特許請求の範囲第7項記載の疑似フォトンパルス発生装置。

ナログ信号に変換する第2のD/Aコンバータと；

前記クロックパルスの周期よりも長い周期のトリガパルスを発生するトリガパルス発生手段と；

そのトリガパルスに同期して予め定めた関数波形で周期的に変化する信号を出力する関数発生器と；

前記第1のD/Aコンバータの出力信号と関数発生器の出力信号とを比較してその比較信号を出力する第1のコンパレータと；

前記第2のD/Aコンバータの出力信号と関数発生器の出力信号とを比較してその比較信号を出力する第2のコンパレータと；

前記第1のコンパレータの出力が加えられる第1の単安定回路と；

前記第2のコンパレータの出力が加えられる第2の単安定回路と；

前記第1の単安定回路の出力信号と前記第2の単安定回路の出力信号とのうち、少なくとも一方の信号の立上りがあった時にその立上りによりトリガされて幅の狭い第1の極性の疑似フォトンパ

### 3. 発明の詳細な説明

#### 産業上の利用分野

この発明は高速光子計数回路システムやそれを構成する回路の動作確認や性能評価、校正等のために、高速光電子増倍管から得られるような幅の狭い鋭いパルス（通常は幅 2～3 nsec 程度）を疑似的に発生させるための疑似フォトンパルス発生装置に関するものである。

#### 従来の技術

光電子増倍管への入射光量が極めて微弱な場合、光電子増倍管の出力は各光電子パルスが互いに分離した所謂シングルフォトン状態となる。したがって時間的に減衰する微弱な蛍光を光電子増倍管で受けた場合、その出力は光電子パルス列となって現われることになる。そこでこのような光電子パルス列を計数するための高速光子計数回路システムが従来から種々提案、実用化されている。

ところで高速光電子増倍管から出力される光電子パルスは幅 2～3 nsec 程度の極めて幅が狭い鋭い信号パルスとなっている。このような光電子パ

ルスを計数する装置の全体システムや、その構成回路例えば高速パルスアンプやディスクリミネータなどに対して動作や確認や性能評価、校正などを精確に行なうためには、上述のような幅の狭い信号パルスを入力させる必要がある。そのための方法の一つとしては、実際の光電子増倍管の出力を回路に入力させる方法もあるが、その方法を回路やシステムの製作途中で適用するには煩雑な手間を要し、また時間軸の校正や全体の動作確認などの目的は容易には達成し得ない。

そこで実際の光電子増倍管の出力を用いず、実際の光電子パルスに対応する幅の狭いパルス（以下これを疑似フォトンパルスと記す）を電気回路により発生させ、これを光子計数システムやその回路に入力させて動作確認や性能評価、校正を行なうことが考えられており、本発明者等は既に文献「分光研究」第32巻、第4号（1983）P249～254の「高速光子計数回路評価用疑似フォトンパルス発生器の試作」において報告したような“疑似ダブルフォトンパルス発生器”およ

うな個数はポアソン分布に従い、時間的にランダムとなる。例えば蛍光発光波形の場合の光電子増倍管の出力状況は、ポアソン分布に従って時間的にランダムであってこれをさらに指数変換したような状況となる。そこで実際のシステム動作の正確な確認、校正にはポアソン分布にしたがって時間的にランダムなパルス列が入力されることが望ましく、また入射光強度に対するダイナミックレンジの確認のためには、ポアソン分布の平均値が自由に設定できるようにすることが必要である。しかしながら前述のような“指数分布型ナノ秒パルス発生器”ではこのような要請に応じることはできなかった。

また前述の“疑似ダブルフォトンパルス発生器”は、高速パルスアンプの動作チェックやディスクリミネータのパルス対分解能の測定などには適しているものの、システム全体の動作確認や評価などには不適當であり、かつ前述のようなポアソン分布に従ったランダムなパルス列は発生させることはできなかった。

び“指数分布型ナノ秒パルス発生器”を設計、製作し、良好な結果を得ている。これらのうち、

“指数分布型ナノ秒パルス発生器”は、試料の励起パルスに対応する1個のトリガパルスに対して、任意の時定数の指数減衰関数に従った発生頻度を有する疑似フォトンパルスを発生させるものである。一方“疑似ダブルフォトンパルス発生器”は、2つのパルス間隔が既知でしかも連続的にパルス間隔を変えることができる一対の疑似フォトンパルス（疑似ダブルフォトンパルス）を発生するものである。

#### 発明が解決すべき問題点

前述の“指数分布型ナノ秒パルス発生器”は、その構成上、1個のトリガパルスに対して1個の疑似フォトンパルスしか発生させられず、しかもその発生時刻は、トリガパルスに対してある一定の規則（すなわち与えられた時定数を有する指数関数）に従って規則正しく変化する。

しかるに実際の光電子増倍管の出力パルスはポアソン過程と考えられ、したがってパルスの発生

この発明は以上の事情を背景としてなされたもので、前述の要請に応え、1個のトリガパルスに対して疑似的にポアソン分布にしたがう個数の疑似フォトンパルスを発生させることができ、しかもその疑似フォトンパルス発生時刻の頻度を予め定めた減衰関数にしたがわせ、かつこれらの制限下でパルスの発生状況を時間的にランダムとした疑似フォトンパルス発生装置を提供することを基本的な目的とするものである。またこの発明は、上記の基本的な目的に併せて、前記のポアソン分布平均値を任意に設定することができるようにした疑似フォトンパルス発生装置、さらには前記の減衰関数の時定数を任意に設定できるようにした疑似フォトンパルス発生装置を提供することを目的とする。

#### 問題点を解決するための手段

本願の第1発明の疑似フォトンパルス発生装置は、基本的には、

クロックパルス発生手段と；

そのクロックパルス発生手段からのクロックパ

ルスに同期して疑似乱数を発生する疑似乱数発生手段と；

前記疑似乱数発生手段のワード出力をアナログ信号に変換するためのD/Aコンバータと；

前記クロックパルスの周期より長い周期のトリガパルスを発生するトリガパルス発生手段と；

そのトリガパルスに同期して予め定めた関数波形で周期的に変化する信号を出力する関数発生器と；

前記D/Aコンバータの出力信号と関数発生器の出力信号とを比較してその比較信号を出力するコンパレータと；

そのコンパレータの出力信号の立上りもしくは立下りに同期して、および／またはそのコンパレータの出力信号の立上りもしくは立下りに対し一定の遅れをもって、幅の狭い疑似フォトンパルスを発生する疑似フォトンパルス発生手段；

とを有してなることを特徴とするものである。

ここで、前記クロックパルス発生手段は、そのクロックの周波数を選択可能に構成することが望

ましく、また前記関数発生器は、関数波形の時定数を可変に構成しておくことが望ましい。

また前記疑似フォトンパルス発生手段は、正極性の疑似フォトンパルスと負極性の疑似フォトンパルスの両者を発生し得るように構成しておくことが望ましい。そしてそのためには、疑似フォトンパルス発生手段を、前記コンパレータの出力が加えられる単安定回路と、その単安定回路の出力信号パルスの立上りによりトリガされて第1の極性の疑似フォトンパルスを発生する回路と、単安定回路の出力信号パルスの立下りによりトリガされて第2の極性の疑似フォトンパルスを発生する回路とによって構成すれば良い。

さらに前記疑似フォトンパルス発生手段には、その疑似フォトンパルスの発生個数を単位時間ごとに計数して表示するための計数・表示手段を接続しておくことが望ましい。

一方本願第2発明の疑似フォトンパルス発生装置は、

クロックパルス発生手段と；

力する第2のコンパレータと；

前記第1のコンパレータの出力が加えられる第1の単安定回路と；

前記第2のコンパレータの出力が加えられる第2の単安定回路と；

前記第1の単安定回路の出力信号および前記第2の単安定回路の出力信号のうち少なくとも一方の信号の立上り時にその立上りによりトリガされて幅の狭い第1の極性の疑似フォトンパルスを発生する第1の疑似フォトンパルス発生回路と；

前記第1の単安定回路の出力信号および第2の単安定回路の出力信号のうち少なくとも一方の信号の立下り時にその立下りによりトリガされて幅の狭い第2の疑似フォトンパルスを発生する第2の疑似フォトンパルス発生回路；

とを有してなることを特徴とするものである。

この第2発明の場合も、クロックパルス発生手段はクロック周波数を選択可能に構成しておくことが望ましく、また関数発生器の関数波形の時定数も可変にしておくことが望ましい。

そのクロックパルス発生手段からのクロックパルスに同期して第1の疑似乱数を発生する第1の疑似乱数発生手段と；

前記クロックパルス発生手段からのクロックパルスに同期して第2の疑似乱数を発生する第2の疑似乱数発生手段と；

前記第1の疑似乱数発生手段のワード出力をアナログ信号に変換する第1のD/Aコンバータと；

前記第2の疑似乱数発生手段のワード出力をアナログ信号に変換する第2のD/Aコンバータと；

前記クロックパルスの周期よりも長い周期のトリガパルスを発生するトリガパルス発生手段と；

そのトリガパルスに同期して予め定めた関数波形で周期的に変化する信号を出力する関数発生器と；

前記第1のD/Aコンバータの出力信号と関数発生器の出力信号とを比較してその比較信号を出力する第1のコンパレータと；

前記第2のD/Aコンバータの出力信号と関数発生器の出力信号とを比較してその比較信号を出

またこの第2発明の場合、計数・表示手段として、第1の単安定回路の出力パルスと第2の単安定回路の出力パルスとを、単位時間ごとに計数・加算して表示する手段を設けておくことが望ましい。

#### 作 用

先ず第1発明の装置の作用を第1図の波形図にしたがって説明する。

第1発明の疑似フォトンパルス発生装置において、例えば第1図(B)に示すようなクロックパルスが疑似乱数発生手段に与えられる。その疑似乱数発生手段のワード出力は、疑似乱数として前記クロックパルスに同期して変化し、その疑似乱数ワード出力はD/Aコンバータによってアナログ信号に変換される。このアナログ信号はその波高値が疑似乱数ワード出力に対応して変化することになる。したがってそのD/Aコンバータの出力のアナログ信号は例えば第1図(C)の実線で示すように、波高値が疑似ランダムに変化し、またその変化のタイミングは第1図(B)のクロッ

クパルスによって規定されることになる。

一方関数発生器には例えば第1図(A)に示すようなトリガパルスが与えられ、そのトリガパルスに同期して予め定めた関数波形で周期的に変化する関数信号が発生せしめられる。その関数信号の一例を第1図(C)の破線で示す。

コンパレータにおいては、D/Aコンバータの出力信号(例えば第1図(C)の実線で示すもの)と関数発生器の出力信号(例えば第1図(C)の破線で示すもの)の信号レベルの高低が比較され、その比較結果に応じた2値信号が出力される。D/Aコンバータの出力信号(第1図(C)の実線)のレベルが関数発生器の出力信号(第1図(C)の破線)のレベルよりも高い場合に出力がロウレベルとなり、それ以外の場合に出力ハイレベルとなるようにコンパレータを構成した場合のコンパレータの出力信号波形を第1図(D)に示す。

コンパレータの出力信号は疑似フォトンパルス発生手段に与えられ、コンパレータの出力信号波形の立上がりもしくは立下がりと同期して、また

は/およびその立上がりもしくは立下がりに対し一定時間の遅れをもって、例えば2~3 nsecの幅の狭い疑似フォトンパルスが発生せしめられる。例えば疑似フォトンパルス発生手段の前段に単安定回路を設けておいて、コンパレータの出力波形(第1図(D))の立上がりに同期する一定の幅のパルス(第1図(E))を得、その単安定回路の出力パルスの立上がりを微分して反転させることにより第1図(F)に示すような負極性の幅の狭い疑似フォトンパルスを得、また単安定回路の出力パルスの立下がりをも微分して反転させることにより第1図(G)に示すような正極性の幅の狭い疑似フォトンパルスを得ることができる。したがってこの場合は、コンパレータの出力信号(第1図(D))の立上がりに同期して第1図(F)に示す負極性の疑似フォトンパルスを、またコンパレータの出力信号の立上がりに対し一定の遅れをもって第1図(G)に示す正極性の疑似フォトンパルスが得られる。

ここで、最終的に得られる疑似フォトンパルス

(第1図(F)もしくは(G))は、第1図(A)に示すトリガパルス1個に対し、通常は複数個発生せしめられていることになる。そしてトリガパルスの1周期Tの各期間中における疑似フォトンパルス発生個数は疑似的にポアソン分布にしたがうことになる。一方疑似フォトンパルスの発生時刻の確率密度は、第1図(C)の破線で示す関数発生器の出力波形に依存している。換言すれば、トリガパルスの1周期Tの期間中では、第1図(C)の破線で示す関数波形に対し逆数の関係の減衰関数にしたがって疑似フォトンパルスの発生時刻の確率密度が小さくなって行く。

また疑似フォトンパルスの発生頻度は第1図(B)のクロックパルスの周波数に依存するから、疑似フォトンパルス発生個数のポアソン分布の平均値は、クロックパルスの周波数を変えることによって変化させることができる。一方前述のように疑似フォトンパルス発生時刻の確率密度は関数発生器の出力波形に依存するから、その関数波形を変えることによって、具体的には例えば積分回

路の時定数を変えることによって、疑似フォトンパルス発生時刻の確率密度を変化させることができる。

ところで、疑似フォトンパルス発生手段の前段に前述のように単安定回路を用いた場合、疑似フォトンパルスの発生間隔の最小値は単安定回路の出力パルスの幅 $t_0$ 。(第1図(E)参照)によって規制され、その幅 $t_0$ よりも疑似フォトンパルスの間隔を小さくすることはできない。そこでそれよりも疑似フォトンパルスの発生間隔を小さくするためには、第2発明の疑似フォトンパルス発生装置を適用することが望ましい。

すなわち第2発明の装置においては、別の2系列で疑似乱数が発生せしめられ、各疑似乱数ワード出力がA/D変換された後、それぞれ関数発生器の出力波形と比較され、その比較出力がそれぞれ別の単安定回路に加えられる。そして一方の単安定回路の出力パルスの立上がりおよび他方の単安定回路の出力パルスの立上がりによりトリガされて、ある極性の疑似フォトンパルスが発生せしめられ、

る。パルス発生器1からのクロックパルスは、疑似乱数発生手段4としてのM系列疑似乱数パルス発生回路5に与えられる。このM系列疑似乱数パルス発生回路5は、例えば第3図に示すように、基本的には $n$ ビットのシフトレジスタ6とその任意の2出力からエクスクルーシブ・オア回路7により排他論理和をとってその信号をシフトレジスタ6の入力へフィードバックさせる構成とされており、前記シフトレジスタ6の並列出力端には、クロックパルスの周期を $T$ とすば、周期 $(2^n - 1)T$ 、 $2^n - 1$ 種類の疑似乱数のワード出力がクロックパルスに同期して得られる。このM系列疑似乱数パルス発生回路5のワード出力は高速D/Aコンバータ8に入力されて、アナログ信号に変換される。そのD/A変換された信号を第1図(C)の実線で示す。なおここで疑似乱数発生手段4が発生する疑似乱数の周期を拡大するためには、例えば第4図に示すようにパルス発生器1からのクロックパルスを前述のM系列疑似乱数発生回路5(第3図と同じ)にクロックとして与える

また一方の単安定回路の出力パルスの立下がりおよび他方の単安定回路の出力パルスの立下がりによりトリガされて、他の極性の疑似フォトンパルスが発生せしめられる。したがってこの場合には疑似フォトンパルスの最小間隔は、単安定回路の出力パルスの幅に規制されず、疑似フォトンパルスの発生最小間隔をより小さくすることができ、原理的に間隔を零にまですることが可能である。このような2つのフォトンパルスがオーバーラップした状態では、実際の測定時によく生じる二光子状態のフォトンパルス出力状況に対応させることができる。

#### 実施例

第2図に第1発明の疑似フォトンパルス発生装置の一実施例を示す。

第2図において、パルス発生器1は、第1図(B)に示すようなクロックパルスが発生するためのクロックパルス発生手段2を構成するものであって、周波数選択手段3によってそのクロックパルス周波数を変化させ得るように構成されてい

と同時に $Z$ ビットのカウンタ9で計数し、カウンタの出力とM系列疑似乱数パルス発生回路5のワード出力の右側 $Z$ ビットとを $Z$ ビットの加算器10に入力させて、M系列疑似乱数パルス発生回路5のワード出力の左側 $(n - Z)$ ビットと加算器10の出力 $Z$ ビットを高速D/Aコンバータ8に入力すれば良く、このようにすれば $(2^n - 1)T \cdot 2^Z$ の周期の疑似乱数を得ることができる。

一方パルス発生器11は、トリガパルス発生手段12を構成するものであって、そのパルス発生器11の出力パルスは分周器13によって適宜分周されてトリガパルスとして関数発生器14に与えられる。そのトリガパルスは、例えば第1図(A)に示すように、クロックパルス(第1図(B))と比較して十分に長い周期に設定される。関数発生器14は例えば積分回路からなるものであって、その時定数が時定数設定手段15によって変えられるように構成されている。この関数発生器14の出力波形の一例が第1図(C)の破線で示されている。



前述のような高速D/Aコンバータ8の出力信号と関数発生器14の出力信号はオペアンプなどからなる高速コンパレータ16に与えられて比較され、両信号レベルの大小関係に応じて2値の比較出力が得られる。この例では、関数発生器14の出力信号が参照信号としてコンパレータ16の同相入力端子に加えられ、高速D/Aコンバータ8の出力信号が比較入力信号としてコンパレータ16の差動入力端子に加えられて、高速D/Aコンバータ8の出力信号レベルが関数発生器14の出力信号レベルよりも高い場合にコンパレータ16の出力は低レベルとなり、高速D/Aコンバータ8の出力信号が関数発生器14の出力信号レベルよりも低い場合にコンパレータ16の出力は高レベルとなる。第1図(C)の例についてのコンパレータ16の出力信号が第1図(D)に示されている。

高速コンパレータ16の出力は疑似フォトンパルス発生手段29の前段部分を構成する単安定回路17に加えられる。この単安定回路17からは

転増幅することにより、単安定回路17の出力パルスの立下がりに同期した正極性の幅の狭い疑似フォトンパルス(第1図(G))が得られる。

一方前記単安定回路17の出力パルスは計数・表示手段22を構成するカウンタ23にも加えられ、そのパルス数が計数される。このカウンタ23は前述のトリガパルス(分周器13の出力パルス)をさらに適宜分周器24で分周した信号により一定周期でクリアされる。すなわちカウンタ23はある時間幅で単安定回路17の出力パルスの計数を繰返し、その計数値が表示器25によって表示される。ここで単安定回路17の出力パルス数は、負極性疑似フォトンパルス発生回路18もしくは正極性疑似フォトンパルス発生回路19の発生パルス数に相等しいから、結局その負極性もしくは正極性疑似フォトンパルスの一定時間内の発生個数が計数・表示されることになる。

以上の実施例において、パルス発生器1の周波数を変化させれば、M系列疑似乱数パルス発生回路5の疑似乱数ワード出力の変化するタイミング

コンパレータ16の出力信号の立上がりにも同期して立上がる幅 $t_0$ のパルスが出力される。その一例が第1図(E)に示される。

単安定回路17の出力パルスは、負極性疑似フォトンパルス発生回路18および正極性フォトンパルス発生回路19に与えられる。負極性疑似フォトンパルス発生回路18の一例を第5図に、正極性疑似フォトンパルス発生回路19の一例を第6図に示す。いずれも短い時定数の微分回路20とその微分回路20の出力により高速動作するマイクロ波トランジスタ21とからなるものであって、例えば負極性疑似フォトンパルス発生回路18においては、単安定回路17の出力信号を短い時定数で微分してその微分信号の正極性部分を反転増幅することにより、単安定回路17の出力パルスの立上がりにも同期した負極性の幅の狭い疑似フォトンパルス(第1図(F)参照)が得られ、一方正極性疑似フォトンパルス発生回路19においては、同じく単安定回路17の出力信号を短い時定数で微分してその微分信号の負極性部分を反

が変化し、その結果D/Aコンバータ8の出力信号の波高値の変化するタイミングも変化して、これにより単安定回路17の出力パルスの頻度も変化し、最終的な疑似フォトンパルスの発生頻度も変化することになる。

一方関数発生器14の積分回路の時定数を変化させれば、高速コンパレータ16の参照入力に変化する結果、単安定回路17の出力パルスの発生時刻の確率密度が変化し、疑似フォトンパルスの発生時刻の確率密度が変化する。

以上の実施例では、既に述べたように正または負極性疑似フォトンパルスの発生時刻の最小間隔が単安定回路17のパルス幅 $t_0$ によって制限されてしまう。例えばTTLの単安定回路(74LS123相当品)などを用いた場合はそのパルス幅 $t_0$ は約50 nsecとなる。被測定システムまたは被測定回路のパルス対分解能が50 nsec程度以上の場合にはこのような構成でも充分であるが、それ以下のパルス対分解能が要求される場合には、第2発明に相当する第7図に示すような実施例の装置

を使用することが望ましい。

第7図の実施例においては、パルス発生器1からのクロックパルスは、第1の疑似乱数発生手段4Aを構成する第1のM系列疑似乱数パルス発生回路5Aと、第2の疑似乱数発生手段4Bを構成する第2のM系列疑似乱数パルス発生回路5Bの両者に加えられる。これらの第1および第2のM系列疑似乱数パルス発生回路5A、5Bの具体的構成はいずれも既に述べたような第3図もしくは第4図に示す構成とすれば良い。

第1のM系列疑似乱数パルス発生回路5Aのワード出力（並列出力）は第1の高速D/Aコンバータ8Aによりアナログ信号に変換されて、第1の高速コンパレータ16Aの差動入力端子に加えられる。その信号の一例を第10図（A）の実線で示す。また第2のM系列疑似乱数パルス発生回路5Bのワード出力（並列出力）は第2の高速D/Aコンバータ8Bによりアナログ信号に変換されて、第2の高速コンパレータ16Bの差動入力端子に加えられる。その信号の一例を第10図

に加えられる。ここで負極性疑似フォトンパルス発生回路30は、例えば第8図に示すように時定数の短い一対の微分回路32A、32Bと高速動作の一対のマイクロ波トランジスタ33A、33Bによりワイヤードノア回路に構成したものであって、第1および第2の単安定回路17A、17Bの出力パルスを微分した信号の正極性部分をそれぞれ反転増幅するように構成されている。また正極性疑似フォトンパルス発生回路31も、例えば第9図に示すように時定数の短い一対の微分回路34A、34Bと高速動作の一対のマイクロ波トランジスタ35A、35Bによってワイヤードノア回路に構成したものであって、第1および第2の単安定回路17A、17Bの出力パルスを微分した信号の負極性部分をそれぞれ反転増幅するように構成されている。負極性疑似フォトンパルス発生回路30の出力信号すなわち負極性疑似フォトンパルスを第10図（G）に、正極性疑似フォトンパルス発生回路31の出力信号すなわち正極性疑似フォトンパルスを第10図（H）に

特開昭62-264717(8)

（B）の実線で示す。

第1および第2の高速コンパレータ16A、16Bの参照入力端子には、既に述べたと同様な乱数発生器14の出力信号が加えられる。その信号波形の一例を第10図（A）、（B）に破線で示す。

第1高速コンパレータ16Aの比較出力（第10図（C）参照）は第1の単安定回路17Aに加えられ、また第2高速コンパレータ16Bの比較出力（第10図（D）参照）は第2の単安定回路17Bに加えられる。第1の単安定回路17Aの出力を第10図（E）に、第2の単安定回路17Bの出力を第10図（F）に示す。

第1の単安定回路17Aの出力パルスは、負極性疑似フォトンパルス発生回路30の一方の入力端子および正極性疑似フォトンパルス発生回路31の一方の入力端子に加えられ、第2の単安定回路17Bの出力パルスは負極性疑似フォトンパルス発生回路30の他方の入力端子および正極性疑似フォトンパルス発生回路31の他方の入力端子

示す。

この場合、第1の疑似乱数発生手段4Aの側のラインの第1の高速コンパレータ16Aの出力信号の立上りのタイミングと第2の疑似乱数発生手段4Bの側のラインの第2の高速コンパレータ16Bの出力信号の立上りのタイミングとの間隔 $t_1$ が各単安定回路17A、17Bのパルス幅 $t_0$ よりも狭くても、それぞれのタイミングに対応して第1単安定回路17Aの出力パルスおよび第2単安定回路17Bの出力パルスの立上りが得られ、これによりそれぞれのタイミングに対応して疑似フォトンパルスが発生する。すなわち単安定回路17A、17Bのパルス幅 $t_0$ よりも小さい間隔 $t_1$ の疑似フォトンパルスを得ることができる。

なお第7図の実施例において、計数・表示手段22は、第1の単安定回路17Aの出力パルスを計数する第1カウンタ23Aと、第2の単安定回路17Bの出力パルスを計数する第2カウンタ23Bと、第1カウンタ23Aおよび第2カウンタ

23Bの計数結果を加算する加算器36と、その加算器36による加算結果を表示する表示器25とによって構成され、このように加算を行なうことによって最終的な正もしくは負極性疑似フォトンパルスの単位時間当りの発生個数を表示することができる。

なお以上の各実施例においては、関数発生器14として積分回路を用いたものとしたが、それに限らず、任意の関数波形を発生する回路で構成することができる。例えば1周期の間で波高値が直線的に増加する鋸歯状波を発生するように構成しても良く、この場合は疑似フォトンパルスの発生時刻の時系列的分布が疑似的ポアソン分布にしたがういわゆる疑似ポアソンパルス系列を得ることができる。

#### 発明の効果

前述の説明で明らかなように、この発明の疑似フォトンパルス発生装置によれば、1個のトリガパルスに対して疑似的にポアソン分布にしたがう個数の疑似フォトンパルスを発生させることがで

る。

なおこの発明の装置は、特に統計的サンプリング法に基づく蛍光寿命測定装置に対して有効であるが、それに限らず任意の高速光電子計数システムやその構成回路に適用できることは勿論である。またこの発明の装置は、単独の装置として構成しても良いが、高速光電子計数装置などの内部に較正用として組込んで良いことは勿論である。

#### 4. 図面の簡単な説明

第1図は第1発明の実施例である第2図の装置の各部の信号波形を示す波形図、第2図は第1発明の一実施例の装置の全体構成を示すブロック図、第3図は第2図の装置に使用される疑似乱数発生手段を構成するM系列疑似乱数パルス発生回路の一例を概念的に示すブロック図、第4図は同じく疑似乱数発生手段の他の例を概念的に示すブロック図、第5図は第2図の装置に使用される負極性疑似フォトンパルス発生回路の具体例を示す結線図、第6図は第2図の装置に使用される正極性疑似フォトンパルス発生回路の他の具体例を示す結

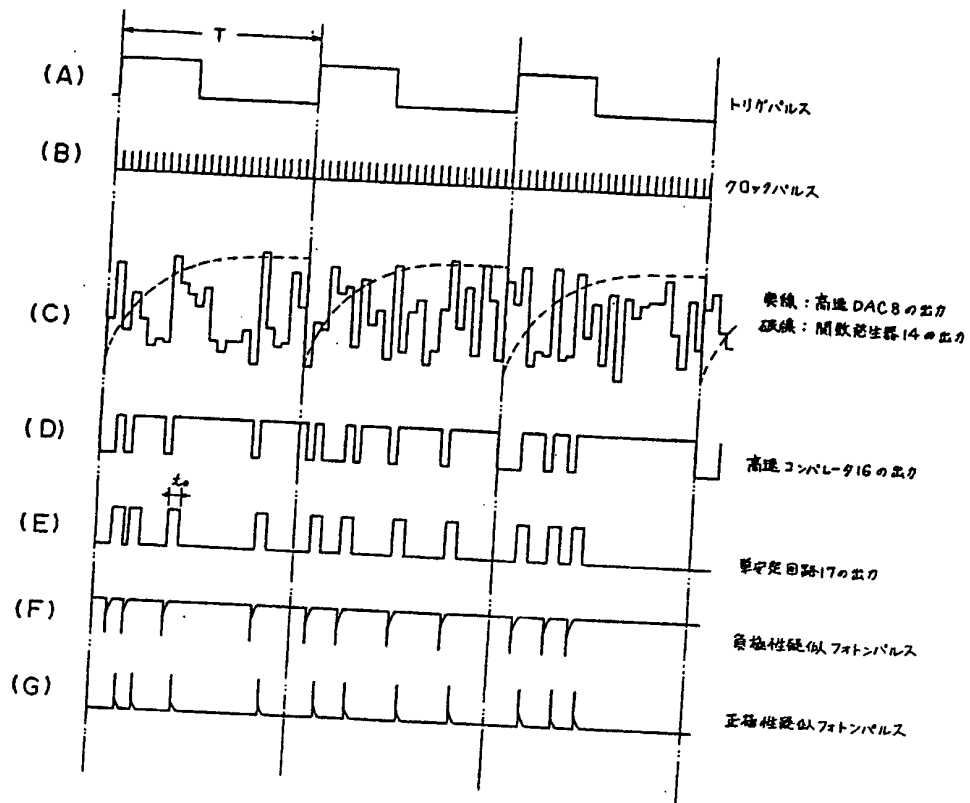
き、しかもその疑似フォトンパルスの発生時刻の頻度(確率密度)が予め定めた減衰関数にしたがわせられ、かつこれらの制限下でパルスの発生状況が時間的にランダムとされる。したがって実際の光電子増倍管から得られるフォトンパルスのパルス発生状況に極めて良く類似したパルス列を得ることができるから、高速光電子パルス計数システムやその構成回路の動作確認や性能評価、較正などを従来よりも一層正確に行なうことが可能となる。そして特にクロックパルスの周波数を選択可能にし、また関数発生器の時定数を可変とした実施態様によれば、任意のパルス発生個数のポアソン分布の平均値を任意に変え、またパルス発生時刻の確率密度を任意に変えることができるため、一層汎用性が増す効果が得られる。

さらに、特に第2発明の装置によれば、疑似フォトンパルスの発生間隔の最小値を50 nsec程度よりも小さくすることができるため、より一層実際の光電子増倍管の出力パルス発生状況に類似させて、より高精度の動作確認等を行なうことができ

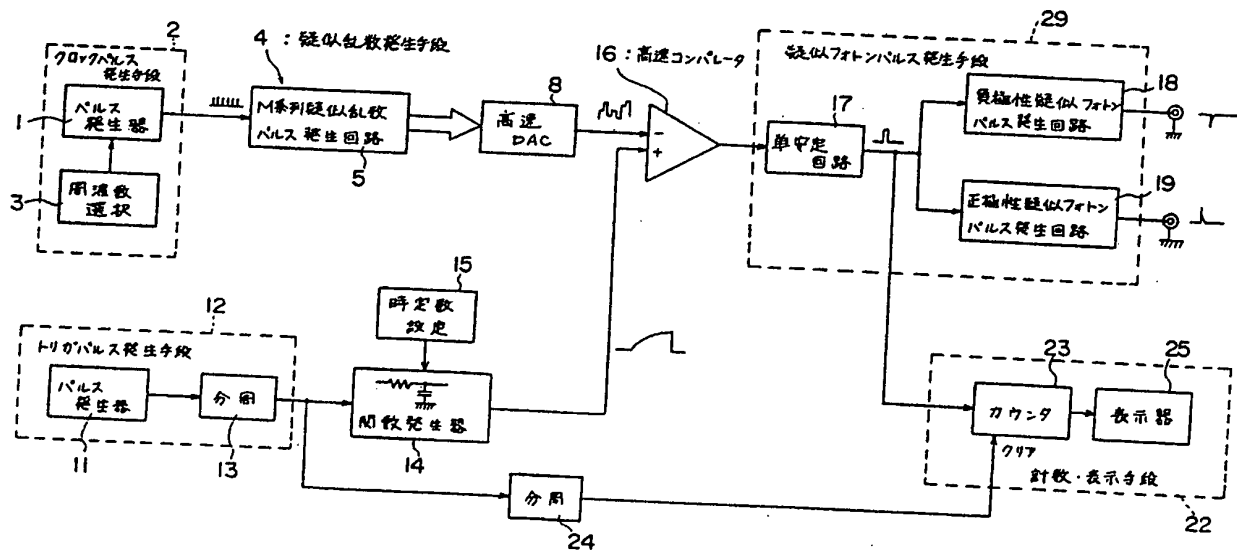
線図、第7図は第2発明の実施例の装置の全体構成を示すブロック図、第8図は第7図の装置に使用される負極性疑似フォトンパルス発生回路の具体例を示す結線図、第9図は第7図の装置に使用される正極性疑似フォトンパルス発生回路の具体例を示す結線図、第10図は第7図の装置における各部の信号波形を示す波形図である。

2…クロックパルス発生手段、4…疑似乱数発生手段、8…高速D/Aコンバータ、8A…第1の高速D/Aコンバータ、8B…第2の高速D/Aコンバータ、12…トリガパルス発生手段、14…関数発生器、16…高速コンパレータ、16A…第1の高速コンパレータ、16B…第2の高速コンパレータ、17…単安定回路、17A…第1の単安定回路、17B…第2の単安定回路、18、30…負極性疑似フォトンパルス発生回路、19、31…正極性疑似フォトンパルス発生回路、22…計数表示手段、29…疑似フォトンパルス発生手段。

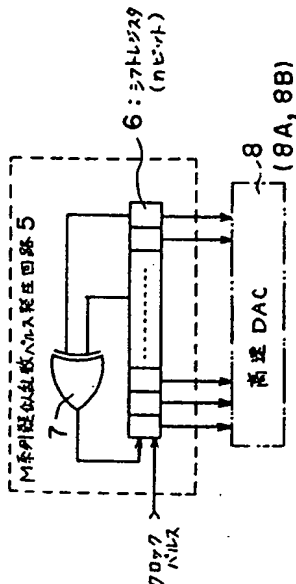
第 1 図



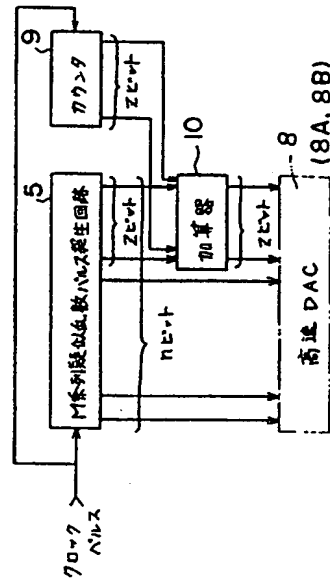
第 2 図



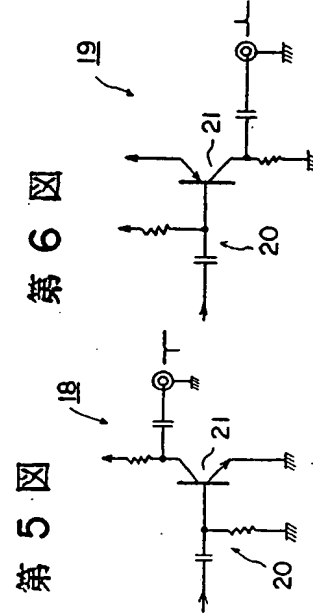
第3図



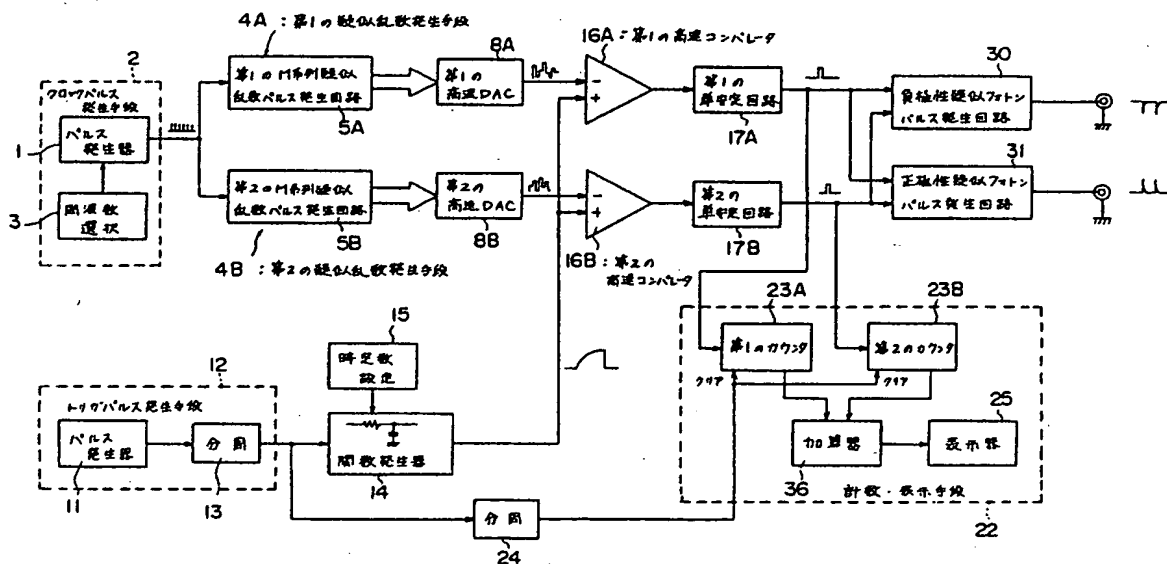
第4図



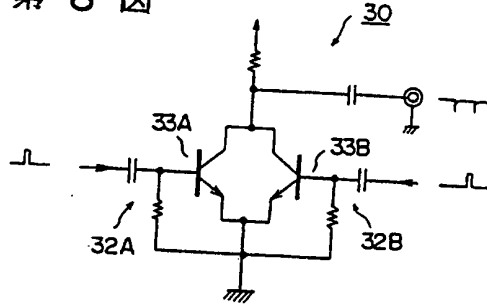
第5図



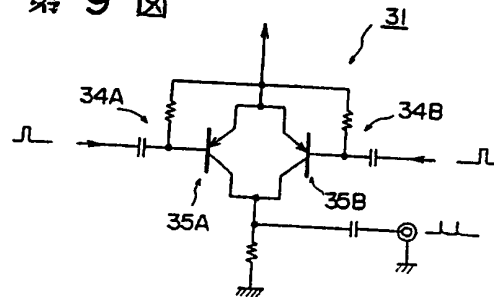
第7図



第 8 図



第 9 図



第 10 図

